Licence Maîtrise d'Informatique de Lille

Licence d'informatique – 2001/2002

Architecture des Ordinateurs: Fiche de TD 4

Microprocesseurs (suite)

décembre 2001

1 Piles et sous-routines

On considère le microprocesseur traité dans les TD précédents.

Les instructions données dans les exercices précédents ne comportent pas de gestion de piles. Nous allons essayer de palier ce manque du microprocesseur. Par exemple, on va considérer que le registre $RX3$ est le pointeur de pile, l'adresse FFFF étant considérée comme la base de pile (voir Figure 1). Le registre $RX3$ est donc initialisé à la valeur FFFF. Ceci signifie que les registres $R6$ et $R7$ (constituant $RX3$) ne peuvent plus être utilisés pour autre chose que la pile.

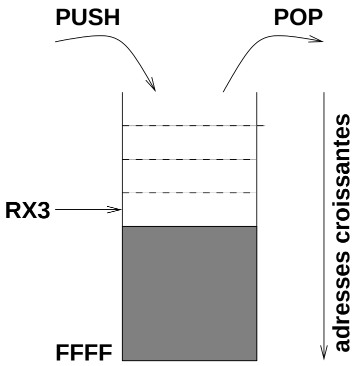

Figure 1: Pile avec $RX3$ comme pointeur de pile

Question 1.1 : *Écrire les séquences d'instructions* <u>*assembleur*</u> *correspondant à une* `PUSH Rn` *et à un* `POP Rn`*.*

Autre manque du jeu d'instructions : il n'y a pas possibilités d'avoir un appel à une sous-routine.

Question 1.2 : *Donnez les suites d'instructions assembleur correspondant à une* `CALL HHLL` *(l'adresse est donnée en "dur") et à un* `RET`*.*

Rappel. *Un* `CALL` *sauvegarde l'adresse de retour dans la pile et effectue un branchement à l'adresse de la sous-routine. Un* `RET` *récupère l'adresse de retour dans la pile et effectue un branchement à cette adresse.*

Lors du `CALL`*, le compilateur peut calculer l'adresse de retour (l'adresse de l'instruction qui suit le* `CALL`*), il est donc inutile de récupérer l'adresse de retour à partir de PC (ce qui est d'ailleurs impossible avec notre architecture). On va supposer que cette adresse de retour est* `MMNN` *(*`NN` *étant l'octet de poids faible).*